



Attorney Docket No.: 8017-1123

PATENT

IN THE U.S. PATENT AND TRADEMARK OFFICE

Applicant: TAKAHASHI et al.
Appl. No.: 10/765,191
Filed: January 28, 2004
For: DATA GENERATING METHOD FOR FORMING
DESIRED CRC CODE

L E T T E R

Assistant Commissioner for Patents
P.O. Box 1450
Alexandria, Virginia 22313-1450

Date: April 2, 2004

Sir:

Under the provisions of 35 U.S.C. § 119 and 37 C.F.R. § 1.55(a), the applicant(s) hereby claim(s) the right of priority based on the following application(s):

<u>Country</u>	<u>Application No.</u>	<u>Filed</u>
JAPAN	2003-019413	January 28, 2003

A certified copy of the above-noted application(s) is(are) attached hereto.

If necessary, the Commissioner is hereby authorized in this, concurrent, and future replies, to charge payment or credit any overpayment to Deposit Account No. 25-0120 for any additional fee required under 37 C.F.R. §§ 1.16 or 1.17; particularly, extension of time fees.

Respectfully submitted,

YOUNG & THOMPSON

By Benoit Castel

Benoit Castel, #35,041
745 South 23rd Street, Suite 200
Arlington, Virginia 22202
(703) 521-2297

BC/psf

Attachment

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 1 月 2 8 日
Date of Application:

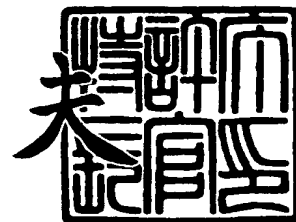
出 願 番 号 特 願 2 0 0 3 - 0 1 9 4 1 3
Application Number:
[ST. 10/C]: [J P 2 0 0 3 - 0 1 9 4 1 3]

出 願 人 N E C マイクロシステム株式会社
Applicant(s):

2 0 0 3 年 1 0 月 2 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



出証番号 出証特 2 0 0 3 - 3 0 8 1 5 6 4

【書類名】 特許願
【整理番号】 01220007
【あて先】 特許庁長官殿
【国際特許分類】 H03M 13/09
G06F 11/10 330

【発明者】

【住所又は居所】 神奈川県川崎市中原区小杉町一丁目403番53
エヌイーシーマイクロシステム株式会
社内
【氏名】 高橋 史生

【発明者】

【住所又は居所】 神奈川県川崎市中原区小杉町一丁目403番53
エヌイーシーマイクロシステム株式会
社内
【氏名】 白取 昭宏

【特許出願人】

【識別番号】 000232036
【氏名又は名称】 エヌイーシーマイクロシステム株式会社

【代理人】

【識別番号】 100109313
【弁理士】
【氏名又は名称】 机 昌彦
【電話番号】 03-3454-1111

【選任した代理人】

【識別番号】 100085268
【弁理士】
【氏名又は名称】 河合 信明
【電話番号】 03-3454-1111

【選任した代理人】

【識別番号】 100111637

【弁理士】

【氏名又は名称】 谷澤 靖久

【電話番号】 03-3454-1111

【手数料の表示】

【予納台帳番号】 191928

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0214926

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 CRC 符号生成方法

【特許請求の範囲】

【請求項 1】 データフィールド中に設けられた可変フィールドの可変フィールド値を含むデータおよび生成多項式に基づいて算出された CRC 値が所望の CRC 値と一致するように前記可変フィールド値を定める CRC 符号生成方法において、

仮の可変フィールド値を設定する第 1 のステップと、

予め所定のビット番号に対応させて可変フィールド値の反転させるべきビットの値を 1 として指定する補正値を格納した変換テーブルから前記仮の可変フィールド値のビットの値が 1 のビット番号に対応するすべての補正値を読み出して排他的論理和をとり第 1 の演算値を算出する第 2 のステップと、

前記第 1 の演算値が前記所望の CRC 値に対応するものであれば前記仮の可変フィールド値を所望の CRC 値が得られる可変フィールド値と判定する第 3 のステップと、

を備えることを特徴とする CRC 符号生成方法。

【請求項 2】 前記第 3 のステップは、

可変フィールド値が 0 の場合の CRC 値と所望の CRC 値との排他的論理和演算により予め算出した第 2 の演算値と、第 1 の演算値とを比較し、一致したときに該第 1 の演算値に対応する仮の可変フィールド値を所望の CRC 値が得られる可変フィールド値と判定することを特徴とする請求項 1 に記載の CRC 符号生成方法。

【請求項 3】 前記変換テーブルは、

データフィールドのビット長を上位アドレスとしビット番号 N (N は 0 以上で可変フィールドのビット長未満の整数) を下位アドレスとして、可変フィールド値が 0 のときの CRC 値と可変フィールド値が 2^N のときの CRC 値との排他的論理和がビット番号 N に対応する補正値のデータとして格納されたテーブルであることを特徴とする請求項 1 または 2 に記載の CRC 符号生成方法。

【請求項 4】 前記変換テーブルは、

CRC 符号の生成多項式とデータフィールドのビット長とを上位アドレスとしビット番号 N (N は 0 以上で可変フィールドのビット長未満の整数) を下位アドレスとして、可変フィールド値が 0 のときの CRC 値と可変フィールド値が 2^N のときの CRC 値との排他的論理和がビット番号 N に対応する補正值のデータとして格納されたテーブルであることを特徴とする請求項 1 または 2 に記載の CRC 符号生成方法。

【請求項 5】 データフィールド中に設けられた可変フィールドの可変フィールド値を含むデータに基づいて算出された CRC 値が所望の CRC 値と一致するように前記可変フィールド値を定める CRC 符号生成方法において、

仮の可変フィールド値を設定する第 1 のステップと、

予め可変フィールド値 X (可変フィールドのビット長を K とするとき X は 1 以上で $2^K - 1$ 以下の整数) に対応させて前記可変フィールド値が 0 のときの CRC 値と前記可変フィールド値が X のときの CRC 値との排他的論理和である第 1 の演算値が格納された変換テーブルから前記仮の可変フィールド値に対応する第 1 の演算値を読み出す第 2 のステップと、

読み出された第 1 の演算値が前記所望の CRC 値に対応するものであれば前記仮の可変フィールド値を所望の CRC 値が得られる可変フィールド値と判定する第 3 のステップと、

を備えることを特徴とする CRC 符号生成方法。

【請求項 6】 前記第 3 のステップは、

可変フィールド値が 0 の場合の CRC 値と所望の CRC 値との排他的論理和演算により予め算出した第 2 の演算値と、第 1 の演算値とを比較し、一致したときに該第 1 の演算値に対応する仮の可変フィールド値を所望の CRC 値が得られる可変フィールド値と判定することを特徴とする請求項 5 に記載の CRC 符号生成方法。

【請求項 7】 前記変換テーブルは、

データフィールドのビット長を上位アドレスとし可変フィールド値 X を下位アドレスとし前記可変フィールド値 X に対応させて第 1 の演算値のデータが格納されたテーブルであることを特徴とする請求項 5 または 6 に記載の CRC 符号生成

方法。

【請求項 8】 前記変換テーブルは、

生成多項式とデータフィールドのビット長とを上位アドレスとし可変フィールド値 X を下位アドレスとし前記可変フィールド値 X に対応させて第 1 の演算値のデータが格納されたテーブルであることを特徴とする請求項 5 または 6 に記載の CRC 符号生成方法。

【請求項 9】 データフィールド中に設けられた可変フィールドの可変フィールド値を含むデータに基づいて算出された CRC 値が所望の CRC 値と一致するように前記可変フィールド値を定める CRC 符号生成方法において、

前記可変フィールド値が 0 の場合の CRC 値と所望の CRC 値との排他的論理和をとり第 1 の演算値を算出する第 1 のステップと、

予め可変フィールド値が 0 のときの CRC 値と可変フィールド値が X (可変フィールドのビット長を K とするとき X は 1 以上で $2^K - 1$ 以下の整数) のときの CRC 値との排他的論理和である第 2 の演算値に対応させて可変フィールド値 X が格納された変換テーブルから前記第 1 の演算値に等しい値の第 2 の演算値に対応する可変フィールド値を前記所望の CRC 値が得られる可変フィールド値として読み出す第 2 のステップと、

を備えることを特徴とする CRC 符号生成方法。

【請求項 10】 前記変換テーブルは、

データフィールドのビット長を上位アドレスとし第 2 の演算値を下位アドレスとし前記第 2 の演算値に対応させて可変フィールド値のデータが格納されたテーブルであることを特徴とする請求項 9 に記載の CRC 符号生成方法。

【請求項 11】 前記変換テーブルは、

生成多項式とデータフィールドのビット長とを上位アドレスとし第 2 の演算値を下位アドレスとし前記第 2 の演算値に対応させて可変フィールド値のデータが格納されたテーブルであることを特徴とする請求項 9 に記載の CRC 符号生成方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、C R C (Cyclic Redundancy Check) 符号生成方法に関し、特に、データの一部を変更することにより所望の C R C 符号を生成することが可能な C R C 符号生成方法に関する。

【0 0 0 2】**【従来の技術】**

ケーブルを介したシリアル通信では、同じレベルのデータ列が連続するとき、低周波成分による電圧レベルのドリフトが発生することがある。これを防ぐために、“1” または “0” が連続するときには、連続した論理値とは逆の論理値のビットを挿入する技術 (bit stuffing) が使用される。例えば、U S B (Universal Serial Bus) データパケットフォーマットでは、データ中に “1” が 7 回以上連続する場合に、6 個目の “1” の後に “0” を挿入すると規定され、この例外として “1” が 7 回連続した場合には、その部分はフレームの終わりを示す E O F (End of Frame) と規定されている。

【0 0 0 3】

このようなシリアル通信では、ネットワーク上を流れるデータのひとつのかたまりであるフレームの最後に C R C (Cyclic Redundancy Check：巡回冗長検査) フィールドと E O F とが連続するフレームフォーマットが一般的に使用されている。

【0 0 0 4】

C R C により送受信試験を行う場合には、例えば、送信側でフレーム単位のデータに対して所定の生成多項式を用いて C R C 符号が計算され、この C R C 符号がデータに付加されて送信される。受信側では、受信したデータは送信側と同一の生成多項式を用いて除算され、剰余が生じる場合にエラーが発生したと判定される（例えば、特許文献 1 参照。）。

【0 0 0 5】

送信装置と受信装置との間でパケットが正しく送受信されるか否かの試験では、任意のコードが C R C フィールドに設定できれば好都合である。また、異なるメーカーで開発された製品との対向通信時には、互いに正しい機能が実現されてい

るか否かの確認のために、任意のコードのCRCを発生することが必要となる。

【0006】

【特許文献1】

特開2001-244820号公報（段落0003-0006）

【0007】

【発明が解決しようとする課題】

送信装置が、図14（a）の送信フレームにおいてデータフィールド141のデータに基づいて生成されCRCフィールド142に付加されたCRC符号（以下、CRC値と呼ぶ）“0001”を、図14（b）に示すように所望のCRC値“1011”に置換してから送信する場合を想定する。例えば図1のように構成された送信装置1が、図15のフロー図にしたがって、ステップ12で送信するメモリ2にデータを格納し、ステップ13でメモリ2からデータを読み出し、ステップ14でCPU2によりCRC値を計算し、ステップ151でCRC値を所望のCRC値に置換し、ステップ110でフレームの構成順序で出力して送信する場合には、受信側でCRC不一致エラーが発生することになり、正常な試験が実施されない。なお、143はEOFフィールドである。装置同士を接続してフレームの送受信を行う対向テストではCRCエラーが発生した場合にはエラー処理に移ってしまうために、正常な送受信が確認された後に実行されるべき処理の確認ができない。

【0008】

上記の点を改良した方法として、図2に示すようにデータフィールド中にデータの変更が可能な可変フィールドが設けられ、可変フィールドのデータを変更しながらCRC値が所望の値になるまでCRC演算を逐一繰り返す方法が使用されている。図16は、この従来のCRCの符号生成方法のフロー図である。

【0009】

送信装置1は、ステップ11で可変フィールドに可変フィールド値Xとして0（可変フィールド長が4ビットならば“0000”）を設定し、ステップ12で送信するメモリ2にデータを格納し、ステップ13でメモリ2からデータを読み出し、ステップ14でCPU2によりCRC値を計算する。次に、ステップ16

1 おいて、ステップ 14 で算出された CRC 値が所望の CRC 値に等しいか否かを判断し、等しくないときにはステップ 162 に進んで可変フィールド値 X に 1 を加算してからステップ 14 に戻る。ステップ 161 において、算出された CRC 値と所望の CRC 値とが等しいと判断されたときにはステップ 110 へ進み、フレームの構成順序で出力して送信する。

【0010】

しかしながら、図 16 に示した方法では可変フィールド値が加算されるたびに CRC 値を再計算しなければならない、非常に時間がかかるという問題があった。

【0011】

本発明は、上記のような状況に鑑みてなされたもので、本発明の目的は、所望の CRC 値を有する送信フレームを高速に生成することが可能な CRC の符号生成方法を提供することである。

【0012】

【課題を解決するための手段】

本発明の第 1 の発明の CRC 符号生成方法は、データフィールド中に設けられた可変フィールドの可変フィールド値を含むデータおよび生成多項式に基づいて算出された CRC 値が所望の CRC 値と一致するように前記可変フィールド値を定める CRC 符号生方法において、仮の可変フィールド値を設定する第 1 のステップと、予め所定のビット番号に対応させて可変フィールド値の反転させるべきビットの値を 1 として指定する補正值を格納した変換テーブルから前記仮の可変フィールド値のビットの値が 1 のビット番号に対応するすべての補正值を読み出して排他的論理和をとり第 1 の演算値を算出する第 2 のステップと、前記第 1 の演算値が前記所望の CRC 値に対応するものであれば前記仮の可変フィールド値を所望の CRC 値が得られる可変フィールド値と判定する第 3 のステップと、を備えることを特徴とする。

【0013】

第 2 の発明の CRC 符号生成方法は、データフィールド中に設けられた可変フィールドの可変フィールド値を含むデータに基づいて算出された CRC 値が所望の CRC 値と一致するように前記可変フィールド値を定める CRC 符号生方法に

において、仮の可変フィールド値を設定する第1のステップと、予め可変フィールド値 X （可変フィールドのビット長を K とするとき X は1以上で $2^K - 1$ 以下の整数）に対応させて前記可変フィールド値が0のときのCRC値と前記可変フィールド値が X のときのCRC値との排他的論理和である第1の演算値が格納された変換テーブルから前記仮の可変フィールド値に対応する第1の演算値を読み出す第2のステップと、読み出された第1の演算値が前記所望のCRC値に対応するものであれば前記仮の可変フィールド値を所望のCRC値が得られる可変フィールド値と判定する第3のステップと、を備えることを特徴とする。

【0014】

第3の発明のCRC符号生成方法は、データフィールド中に設けられた可変フィールドの可変フィールド値を含むデータに基づいて算出されたCRC値が所望のCRC値と一致するように前記可変フィールド値を定めるCRC符号生方法において、前記可変フィールド値が0の場合のCRC値と所望のCRC値との排他的論理和をとり第1の演算値を算出する第1のステップと、予め可変フィールド値が0のときのCRC値と可変フィールド値が X （可変フィールドのビット長を K とするとき X は1以上で $2^K - 1$ 以下の整数）のときのCRC値との排他的論理和である第2の演算値に対応させて可変フィールド値 X が格納された変換テーブルから前記第1の演算値に等しい値の第2の演算値に対応する可変フィールド値を前記所望のCRC値が得られる可変フィールド値として読み出す第2のステップと、を備えることを特徴とする。

【0015】

【発明の実施の形態】

以下、本発明の好ましい実施の形態について添付図面を参照しながら詳細に説明する。

【0016】

図1は送信装置の基本的な構成を示すブロック図である。送信装置1は、送信装置の制御プログラムおよび送信データ等を格納するメモリ3と、制御プログラムにしたがってCRC値の算出および送信フレームの出力制御等を行うCPU2と、送信フレームをシリアル通信ネットワークに出力するシリアル送信部4とを

有している。送信装置の基本的な構成は例えば図16のフロー図にしたがって動作するシリアル送信装置と変わらないが、本発明のCRC符号生成方法を実行する送信装置においては、メモリ3内にCRC変換テーブルを有し、CPU2がCRC変換テーブルを用いて可変フィールド値を検索し、所望のCRC値を有する送信データを生成する。

【0017】

図2(a)、図2(b)は送信フレームの構成を模式的に示す図であり、送信フレームはデータフィールド21、CRCフィールド23およびEOFフィールド24を有し、さらにデータフィールド21中にデータの変更が可能な可変フィールド22が設けられている。図2(a)は可変フィールド値Xが初期値0(図では可変フィールド長が4ビットなので“0000”)のときの送信フレームを示し、図2(b)は所望のCRC値(“1011”とする)に対応するデータ値とするのに必要な可変フィールド値X(“0101”とする)が生成された後の送信フレームを示す。

【0018】

図3は本発明の第1の実施の形態のフロー図である。送信装置は次のステップを実行して所望のCRC値を有する送信データを生成し出力する。

【0019】

ステップ11は、送信データの可変フィールド値Xを0に初期化する。ステップ12は、送信データをメモリ3に格納する。ステップ13は、メモリ3から送信データを読み出す。ステップ14は、CPU2により送信データに対してCRC値を計算する。ステップ15は、CPU2により可変フィールド値が0の送信データに対するCRC値と所望のCRC値との排他的論理和(以下、XORと略す)を計算し、これを演算値Aとして保存する。

【0020】

ステップ16は、演算値Aが0であるか否かを判定する。演算値Aが0であれば所望のCRCが得られているので、ステップ110に進む。演算値Aが0なければステップ17に進む。

【0021】

ステップ17は、可変フィールド値Xをインクリメントして次のステップ以後で仮に可変フィールド値Xとして用いるデータを設定する。ステップ18は、データフィールドのビット長（データ長）Lおよび可変フィールド値Xにおけるビット表現“1”に対応するビット番号をアドレスとしてメモリ3内のCRC変換テーブルにアクセスし、該当するすべてのアドレスに格納された補正值Eを読み出し、XORをとることにより演算値Bを算出する。ステップ19は、CPU2により演算値Bを演算値Aと比較し、等しければステップ110に進み、等しければステップ17に戻る。ステップ110は、CPU2の制御の下にシリアル送信部4へ送信フレームの構成順序でデータを出力し送信する。

【0022】

図4は第1の実施の形態に対応するCRC変換テーブルの可変フィールドが16ビットの場合の構成例である。図4において、32は入力されるデータフィールドのビット長Lおよびビット番号Nに対応するアドレスのインデックスを示す。33は可変フィールド値Xにおける反転させるべきビットを“1”として指定する補正值データを示す。例えば、補正值Eとして4ビットのLittle Endianで“1010”というデータが読み出された場合、可変フィールド値Xの4bit目と2bit目を反転させることで演算値Bが得られる。換言すれば、可変フィールド値Xと読み出された補正值EとのXORをとることにより演算値Bが得られる。CRC変換テーブル31へ入力されるNは可変フィールドのビット番号であり、Lはデータフィールドのビット長である。CRC変換テーブル31から出力されるEはCRCの補正值を示す。

【0023】

図4においてCRC変換テーブル31は、下位のアドレスに相当するビット番号Nのそれぞれに対応させて補正值Eが補正值データ33として格納される複数の下位テーブルを含み、上位のアドレスに相当するデータフィールドのビット長Lにより下位テーブルの中の一つを選択するように構成されている。CRC変換テーブル31をこのように構成しておくことにより、複数の異なるビット長のデータに対しても新たにテーブルを作成する必要なく処理できる。補正值Eは、可変フィールド値Xが 2^N （ビット番号Nは0以上で可変フィールドのビット長未

満の整数) となるデータに対応して生成されたCRC値と、可変フィールド値 $X = 0$ のデータに対応して生成されたCRC値と、をXOR演算することにより予め計算され、格納される。なお、図4で、ビット長 L の 16_D 、ビット番号 0_D 等の添字 D は10進数表現であることを示す。

【0024】

図5は第1の実施の形態を図3のフロー図と対応させて説明するための図である。図5では、図面が煩雑になることを避けるために、データフィールド42のビット長 L が16ビット、可変フィールド46が4ビット（フレームの先頭ビットを0ビット目としたとき4乃至7ビット目）、CRCフィールド43が4ビットとした。EOFフィールドは説明に関係しないので省略した。

【0025】

次に第1の実施の形態について図3と図5とを用いて具体的に説明する。ステップ11からステップ14までが実行された段階では、送信フレーム41に示すように、可変フィールド43の可変フィールド値 X が初期値の X_0 （＝“0000”）であり、データフィールド42のデータと生成多項式とに基づいて計算されたCRCフィールド43のCRC値が C_0 （＝“0001”）である。

【0026】

これに対して、所望のCRC値44が C_T （＝“1011”）であるとすれば、ステップ15では C_0 と C_T のXORにより求めた演算値 A （45）は“1010”となる。ステップ16では、演算値 A が“0000”ではないので、ステップ17に進む。ステップ17では、可変フィールド値 X がインクリメントして $X = “0001”$ となる。

【0027】

ステップ18では、データフィールドのビット長 L および可変フィールド値 X におけるビット表現“1”に対応するビット番号 N をアドレスとしてメモリ3内のCRC変換テーブルにアクセスし、該当するすべてのアドレスに格納された補正值 E を読み出し、XORをとることにより演算値 B を算出する。ここでは $X = “0001”$ 、すなわち可変フィールドの最下位ビットのみが“1”であるので、CRC変換テーブル47からビット番号 $N = 0_D$ に対応する補正值 E として“

1101”が読み出される。次に予めプログラムされた演算値Bの計算式48にしたがって $X = “0001”$ に対応する演算値 $B = “1101”$ が算出される。より詳細には、読み出された補正值E(=“1101”)のビット値が“1”である1ビット目、3ビット目、4ビット目に対応する可変フィールド値の初期値 X_0 (=“0000”)のビット値が反転されて演算値 $B = “1101”$ が算出される。換言すれば、演算値Bは、初期値 X_0 と補正值EとのXORにより算出されるが、初期値 X_0 が“0000”であるため、補正值Eがそのまま演算値Bとなる。

【0028】

ステップ19では、 B (=“1101”)が A (=“1010”)と等しくないので、ステップ17に戻る。

【0029】

2回目のステップ17からステップ19までの実行では、可変フィールド値 X は“0010”となり下位から2ビット目だけが1なのでCRC変換テーブル47からビット番号 $N = 1_D$ に対応する補正值Eとして“1110”が読み出される。演算値Bの計算式48にしたがって $X = “0010”$ に対応する演算値 $B = “1110”$ が算出され、演算値Bは演算値Aと等しくないので再度ステップ17に戻る。

【0030】

3回目のステップ17からステップ19までの実行では、可変フィールド値 $X = “0011”$ となり下位から1ビット目と2ビット目が1なので、CRC変換テーブル47からビット番号 $N = 0_D$ に対応する補正值Eとして“1101”が読み出され、また、ビット番号 $N = 1_D$ に対応する補正值Eとして“1110”が読み出される。演算値Bの計算式48にしたがって読み出された2つの補正值EのXORが計算され、 $X = “0011”$ に対応する演算値 $B = “0011”$ が算出され、演算値Bは演算値Aと等しくないので再度ステップ17に戻る。

【0031】

同様にしてステップ17からステップ19までを繰り返し、5回目では、ステップ17で可変フィールド値 $X = “0101”$ となり、ステップ18で下位から

1ビット目と3ビット目が1なので、CRC変換テーブル47からビット番号 $N = 0_D$ に対応する補正值 E として“1101”が読み出され、また、ビット番号 $N = 2_D$ に対応する補正值 E として“0111”が読み出されて、演算値 B の計算式48にしたがって読み出された2つの補正值 E のXORが計算され、 $X = “0101”$ に対応する演算値 $B = “1010”$ が算出される。ステップ19では演算値 B と演算値 A とが等しいと判定されるので、このときの可変フィールド値 X を所望のCRC値 $C_T (= “1011”)$ に対応する可変フィールド値 X_T としてステップ110に進み、送信フレーム41の可変フィールド46のデータを $X_T (= “0101”)$ に置き換え、CRCフィールド43のCRC値を所望のCRC値 $C_T (= “1011”)$ に置き換えて、送信フレーム41aとして出力する。

【0032】

第1の実施形態は、このようにして所望のCRC値 C_T とデータフィールド42のデータとの間に矛盾が生じて不一致エラーとなることがないように所望のCRC値 C_T に対応する可変フィールド値 X_T を定めることができる。

【0033】

CRC変換テーブル47の作成について図5を参照して具体的に説明する。補正值 E は、可変フィールド値 X が 2^N となるデータに対応して生成されたCRC値と、可変フィールド値 $X = 0$ のデータに対応して生成されたCRC値と、をXOR演算することにより予め計算される。例えば、 $L = 16_D$ 、 $N = 0_D$ に対応する補正值 E_0 は、送信フレーム41の可変フィールド値 X が $2^0 (= “0001”)$ であるとして計算されたCRC値 $C_1 (= “1100”$ となる)と、送信フレーム41の可変フィールド値 X が“0000”であるとして計算されたCRC値 $C_0 (= “0001”)$ とのXORを計算することにより補正值 $E_0 = “1101”$ と算出される。 $L = 16_D$ 、 $N = 1_D$ に対応する補正值 E_1 、 $L = 16_D$ 、 $N = 2_D$ に対応する補正值 E_2 、 $L = 16_D$ 、 $N = 3_D$ に対応する補正值 E_3 についても同様にして算出され、CRC変換テーブル47が作成される。

【0034】

データフィールドのビット長毎にCRC変換テーブル47を予め作成しておく

ことにより、任意のデータ（データフィールド42の可変フィールド46以外のデータ）および任意の所望のCRC値 C_T に対し、図5を用いて説明したようにして、所望のCRC値 C_T （＝“1011”）に対応する可変フィールド値 X_T を得ることができる。

【0035】

本発明のCRC符号生成方法の根拠は、CRCは入力系列の値を生成多項式で除算した余りで求められるが、mod 2（2を法(modulus)とする算法）の世界では、除算はビットごとの排他的論理和（XOR）となること、また、入力系列の特定のビット値を変化させた場合に影響を受けるCRCのビットは入力系列のデータフィールドのビット長Lおよびそのビット番号Nにのみ依存し、入力系列そのものには依存しないことに因っている。

【0036】

第1の実施の形態の効果について説明する。図16の従来例では所望のCRC値 C_T に対応する可変フィールド値 X_T を得るのにかかる時間 T_0 は、

$$T_0 = T_R + T_C * M$$

により算出される。

【0037】

これに対して、第1の実施の形態により所望のCRC値 C_T に対応する可変フィールド値 X_T を得るのにかかる時間 T_1 は、

$$T_1 = T_R + T_C + T_L * M$$

により算出される。

ここで、

T_R ：メモリ3からの読み出し時間

T_C ：CRC値の計算時間

M ：演算値Aと一致する演算値Bを得るために必要な繰り返し回数

T_L ：CRC変換テーブルを用いて所望のCRC値 C_T に対応する可変フィールド値 X_T を計算するために要する時間

とする。

【0038】

1kワードのデータに16ビットのCRCを付加した送信データ（可変フィールド長は16ビット）の場合、TRが1クロック時間とすると、TLは、メモリ3からの読み出しとXOR演算がパイプライン的に実行されるものとしてCRC変換テーブルからデータを読み出す平均的な時間にXOR演算の1クロックを加えた時間となり、

$$TL = (16C_1 + 2 * 16C_2 + 3 * 16C_3 + \dots + 16 * 16C_{16}) / (2^{16} - 1) + 1 = 9 \text{ (クロック時間)}$$

となる。

【0039】

また、TCは、CRCの計算がメモリから1ワードずつ読み出して計算することをワード長分の回数繰り返すので、1024ワードの読み出しに要するクロック時間（1024クロック時間）となる。

【0040】

可変フィールドのビット長が大きいときにはMが非常に大きくなることから、 $TL/TC = (TR + TC + TL * M) / (TR + TC * M) \div TL/TC$ となる。したがって、1kワードのデータに16ビットのCRCを付加した送信データの場合では、

$$TL/TC = 9/1024 = 1/114$$

となり、図3および図4に特徴づけられる本発明の第1の実施の形態のCRC符号生成方法は、従来例と比較して大幅な処理時間の短縮が可能となる。

【0041】

また、第1の実施の形態の方法を実現するためのテーブルのサイズは、異なるデータフィールドのビット長L毎に、（可変フィールドのビット長）*（補正值Eのデータ長）となる。

【0042】

次に、他の実施の形態について説明する。図6は、本発明の第2の実施の形態のフロー図である。図6のフロー図は、図3のフロー図におけるステップ18がステップ51に置き換わっている点が第1の実施の形態と異なる。

【0043】

図6において、ステップ11は、送信データの可変フィールド値Xを0に初期化する。ステップ12は、送信データをメモリ3に格納する。ステップ13は、メモリ3から送信データを読み出す。ステップ14は、CPU2により送信データに対してCRC値を計算する。ステップ15は、CPU2により可変フィールド値が0の送信データに対するCRC値と所望のCRC値とのXORを計算し、これを演算値Aとして保存する。

【0044】

ステップ16は、演算値Aが0であるか否かを判定する。演算値Aが0であれば所望のCRCが得られているので、ステップ110に進む。演算値Aが0なければステップ17に進む。ステップ17は、可変フィールド値Xをインクリメントして次のステップ以後で仮に可変フィールド値Xとして用いるデータを設定する。

【0045】

ステップ51は、データフィールドのビット長（データ長）Lおよび可変フィールド値Xをアドレスとしてメモリ3内のCRC変換テーブルにアクセスし、該当アドレスに格納された演算値Bを読み出す。ステップ19は、CPU2により演算値Bを演算値Aと比較し、等しければステップ110に進み、等しくなければステップ17に戻る。ステップ110は、CPU2の制御の下にシリアル送信部4へ送信フレームの構成順序でデータを出力し送信する。

【0046】

図7は第2の実施の形態に対応するCRC変換テーブルの可変フィールドが16ビットの場合の構成例である。図7では、CRC変換テーブル61には、データフィールドのビット長Lおよび可変フィールド値Xをアドレス62としたときに対応する演算値Bが演算値データ63として格納されている。演算値Bは、可変フィールド値Xが0のときのCRC値と可変フィールド値Xが $2^K - 1$ （Kは1以上で可変フィールドのビット長である16以下の整数）のときのCRC値との排他的論理和であるので逐一算出することができるが、実用的には、第1の実施の形態における図5で説明したと同様に、補正値を格納したCRC変換テーブル47と演算値Bの計算式48とを用いて可変フィールド値Xに対応する演算値

Bを求めた後に、データフィールドのビット長Lおよび可変フィールド値Xをアドレス62にして直接に演算値Bを読み出せるようにテーブル化する方が計算量が少なくなり効率的である。

【0047】

図7においてCRC変換テーブル61は、下位のアドレスに相当する可変フィールド値Xのそれぞれに対応させて演算値Bが演算値データ63として格納される複数の下位テーブルを含み、上位のアドレスに相当するデータフィールドのビット長Lにより下位テーブルの中の一つを選択するように構成されている。CRC変換テーブル61をこのように構成しておくことにより、複数の異なるビット長のデータに対しても新たにテーブルを作成する必要なく処理できる。

【0048】

図8は第2の実施の形態を図6のフロー図と対応させて説明するための図である。図8では、第1の実施の形態の図5と同様に、データフィールド42のビット長Lが16ビット、可変フィールド46が4ビット、CRCフィールド43が4ビットとした。EOFフィールドは省略した。

【0049】

次に、第2の実施の形態について図6と図8とを用いて具体的に説明する。ステップ11からステップ14までが実行された段階では、送信フレーム41に示すように、可変フィールド43の可変フィールド値Xが初期値の X_0 （＝“0000”）であり、データフィールド42のデータと生成多項式とに基づいて計算されたCRCフィールド43のCRC値が C_0 （＝“0001”）である。

【0050】

これに対して、所望のCRC値44が C_T （＝“1011”）であるとすれば、ステップ15では C_0 と C_T のXORにより求めた演算値A（45）は“1010”となる。ステップ16では、演算値Aが“0000”ではないので、ステップ17に進む。ステップ17では、可変フィールド値Xがインクリメントして可変フィールド値 $X = “0001”$ となる。ここまでは図5の場合と同様である。

【0051】

次に、ステップ51では、データフィールドのビット長Lおよび可変フィールド

ド値XをアドレスとしてCRC変換テーブル47の該当アドレスに予め格納された演算値Bを読み出す。X = “0001”であるので、CRC変換テーブル71の可変フィールド値X = “0001”に格納されたB = “1101”が読み出される。

【0052】

ステップ19では、B (= “1101”) がA (= “1010”) と等しくないなので、ステップ17に戻る。

【0053】

2回目、3回目、4回目のステップ17からステップ19までの実行では、可変フィールド値Xが“0010”、“0011”、“0100”となり、それぞれに対応し演算値Bとして、“1110”、“0011”、“0111”がCRC変換テーブル71から読み出されるが、いずれの場合にも演算値Bは演算値Aと等しくないのでステップ17に戻る。

【0054】

5回目の実行では、ステップ17で可変フィールド値X = “0101”となるので、ステップ51で演算値Bとして“1010”がCRC変換テーブル71から読み出される。ステップ19では演算値Bと演算値Aとが等しいと判定されるので、このときの可変フィールド値Xを所望のCRC値C_Tに対応する可変フィールド値X_Tとしてステップ110に進み、送信フレーム41の可変フィールド46のデータをX_T (= “0101”) に置き換え、CRCフィールド43のCRC値を所望のCRC値C_T (= 1011) に置き換えて、送信フレーム41aとして出力する。

【0055】

第2の実施の形態においても、このようにして所望のCRC値C_Tとデータフィールド42のデータとの間に矛盾が生じて不一致エラーとなることがないように可変フィールド値X_Tを定めることができる。

【0056】

第2の実施の形態により所望のCRC値C_Tに対応する可変フィールド値X_Tを得るのにかかる時間T2は、

$$T2 = TR + TC + TR * M$$

により算出される。

【0057】

1kワードのデータに16ビットのCRCを付加した送信データ（可変フィールド長は16ビット）の場合、第1の実施の形態における計算と同様にして、

$$T2 / T0 = (TR + TC + TR * M) / (TR + TC * M) \div R / C$$

となる。したがって、1kワードのデータに16ビットのCRCを付加した送信データの場合では、

$$T2 / T0 = 1 / 1024$$

となり、本発明の第2の実施の形態の方法は、第1の実施の形態に比較してさらなる処理時間の短縮が達成可能となる。

【0058】

次に、さらに他の実施の形態について説明する。図9は、本発明の第3の実施の形態のフロー図である。図9のフロー図は、図6のフロー図におけるステップ16, 17, 51および19が削除され、代わりにステップ81が挿入されている。

【0059】

図9において、ステップ11は、送信するデータの可変フィールド値Xを0に初期化する。ステップ12は、送信するデータをメモリ3に格納する。ステップ13は、メモリ3から送信するデータを読み出す。ステップ14は、CPU2により送信するデータに対してCRC値を計算する。ステップ15は、CPU2により可変フィールド値が0の送信データに対するCRC値と所望のCRC値とのXORを計算し、これを演算値Aとして保存する。

【0060】

ステップ81は、データフィールドのビット長（データ長）Lおよび演算値Aをアドレスとしてメモリ3内のCRC変換テーブルにアクセスし、該当アドレスに格納された可変フィールド値Xを読み出す。ステップ110は、CPU2の制御の下にシリアル送信部4へフレームの構成順序で出力し送信する。

【0061】

図10は第3の実施の形態に対応するCRC変換テーブルの可変フィールドが16ビットの場合の構成例である。図10では、CRC変換テーブル91には、データフィールドのビット長Lおよび演算値Aをアドレス92としたときに対応する可変フィールド値Xが演算値データ93として格納されている。第2の実施の形態における図7のCRC変換テーブル61の演算値Bの順序に可変フィールド値Xが対応するように並べ替え、演算値Bを演算値Aと読み替えて、CRC変換テーブル91が作成される。これにより、データフィールドのビット長Lおよび演算値Aをアドレス92としてCRC変換テーブル61をアクセスすると、直接に演算値Aに対応する可変フィールド値を読み出すことができる。

【0062】

図10においてCRC変換テーブル91は、下位のアドレスに相当する演算値Bのそれぞれに対応させて可変フィールド値Xが演算値データ63として格納される複数の下位テーブルを含み、上位のアドレスに相当するデータフィールドのビット長Lにより下位テーブルの中の一つを選択するように構成されている。CRC変換テーブル61をこのように構成しておくことにより、複数の異なるビット長のデータに対しても新たにテーブルを作成する必要なく処理できる。

【0063】

図11は第3の実施の形態を図9のフロー図と対応させて説明するための図である。図11では、第2の実施の形態の図8と同様に、データフィールド42のビット長Lが16ビット、可変フィールド46が4ビット、CRCフィールド43が4ビットとした。EOFフィールドは省略した。

【0064】

次に、第3の実施の形態について図9と図11とを用いて具体的に説明する。ステップ11からステップ14までが実行された段階では、送信フレーム41に示すように、可変フィールド43の可変フィールド値Xが初期値の X_0 （＝“000”）であり、データフィールド42のデータと生成多項式とに基づいて計算されたCRCフィールド43のCRC値が C_0 （＝“0001”）である。

【0065】

これに対して、所望のCRC値44が C_T （＝“1011”）であるとすれば

、ステップ15では C_0 と C_T のXORにより求めた演算値A(45)は“1010”となる。

【0066】

ステップ81でデータフィールドのビット長Lおよび演算値A(=“1010”)をアドレスとしてCRC変換テーブル47をアクセスし、該当アドレスに予め格納された可変フィールド値XがCRC変換テーブル71から読み出される。読み出された可変フィールド値Xは所望のCRC値 C_T に対応する可変フィールド値 X_T であることが保証されるので、ステップ110に進み、送信フレーム41の可変フィールド46のデータを X_T (=“0101”)に置き換え、CRCフィールド43のCRC値を所望のCRC値 C_T (=1011)に置き換えて、送信フレーム41aとして出力する。

【0067】

第3の実施の形態においても、このようにして所望のCRC値 C_T とデータフィールド42のデータとの間に矛盾が生じて不一致エラーとなることがないように可変フィールド値 X_T を定めることができる。

【0068】

第3の実施の形態により所望のCRC値 C_T に対応する可変フィールド値 X_T を得るのにかかる時間T3は、

$$T3 = TR + TC + TR$$

により算出される。

【0069】

1kワードのデータに16ビットのCRCを付加した送信データ(可変フィールド長は16ビット)の場合、第1の実施の形態における計算と同様にして、

$$T2/T0 = (TR + TC + TR) / (TR + TC * M)$$

となる。演算値Aと一致する演算値Bを得るために必要とする平均的な繰り返し回数Mは凡そ 2^{15} であるので、1kワードのデータに16ビットのCRCを付加した送信データの場合では、

$$T3/T0 = (1 + 1 + 1024) / (1 + 1024 * 2^{15}) = 1/32768$$

となり、本発明の第3の実施の形態の方法は、第2の実施の形態に比較してさら

なる処理時間の短縮が達成可能となる。

【0070】

図12は本発明の第4の実施の形態のフロー図である。第4の実施の形態ではCPUがアクセスするCRC変換テーブルのアドレスインデックスとしてデータフィールドのビット長Lおよびビット番号Nに生成多項式Pを加えたものである。図12のフローは、第1の実施形態のフロー図である図3のステップ18をステップ121に置き換えたものであり、他のステップは同じである。

【0071】

図12において、ステップ11は、送信するデータの可変フィールド値Xを0に初期化する。ステップ12は、送信するデータをメモリ3に格納する。ステップ13は、メモリ3から送信するデータを読み出す。ステップ14は、CPU2により送信するデータに対してCRC値を計算する。ステップ15は、CPU2により可変フィールド値が0の送信データに対するCRC値と所望のCRC値とのXORを計算し、これを演算値Aとして保存する。

【0072】

ステップ16は、演算値Aが0であるか否かを判定する。演算値Aが0であれば所望のCRCが得られているので、ステップ110に進む。演算値Aが0なければステップ17に進む。

【0073】

ステップ17は、可変フィールド値Xをインクリメントして次のステップ以後で仮に可変フィールド値Xとして用いるデータを設定する。ステップ121は、生成多項式P、データフィールドのビット長（データ長）Lおよび可変フィールド値Xにおけるビット表現“1”に対応するビット番号をアドレスとしてメモリ3内のCRC変換テーブルにアクセスし、該当するすべてのアドレスに格納された補正值Eを読み出し、XORをとることにより演算値Bを算出する。ステップ19は、CPU2により演算値Bを演算値Aと比較し、等しければステップ110に進み、等しくなければステップ17に戻る。ステップ110は、CPU2の制御の下にシリアル送信部4へ送信フレームの構成順序でデータを出力し送信する。

【0074】

図13は第4の実施の形態に対応するCRC変換テーブルの可変フィールドが16ビットの場合の構成例である。図13において、132は入力される生成多項式P、データフィールドのビット長Lおよびビット番号Nに対応するアドレスのインデックスを示す。133は、図4における33と同様に、可変フィールド値Xにおける反転させるべきビットを“1”として指定する補正值データを示す。

【0075】

生成多項式も可変フィールドを使用する方法と同様に生成多項式の各次数の係数を変化させることによって影響を受けるビットを特定することが可能である。ゆえに、生成多項式P（例えば $P(X) = X^2 + 1$ ならば $P = "101"$ ）をCRC変換テーブル131の入力として、生成多項式P、データフィールドのビット長Lおよびビット番号Nとともに読み出し用アドレスを生成し、対応する補正值データ133を予めCRC変換テーブル131に格納しておくことにより、演算値Bを決定することができる。

【0076】

図13においてCRC変換テーブル131は、下位のアドレスに相当するビット番号Nのそれぞれに対応させて補正值Eが補正值データ133として格納される複数の下位テーブルを含み、上位のアドレスに相当する生成多項式Pおよびデータフィールドのビット長Lにより下位テーブルの中の一つを選択するように構成されている。CRC変換テーブル131をこのように構成しておくことにより、複数の異なる生成多項式および複数の異なるビット長のデータの組合せに対しても新たにテーブルを作成する必要なく処理できる。

【0077】

なお、上記の説明では、第4の実施の形態は、第1の実施の形態をもとにアドレスに生成多項式Pをさらに加えるとして説明したが、第2の実施の形態を生成多項式Pを加えるように変更することは容易である。すなわち、図7のアドレス62が生成多項式P、データフィールドのビット長Lおよび可変フィールド値Xにより定まるように変更し、図6のステップ51を、CRC変換テーブルから生

成多項式P、データフィールドのビット長Lおよび可変フィールドXに対応する演算値Bの読み出し、に変更すればよい。第2の実施の形態をもとに変更されたCRC符号生成方法は、CRCの生成多項式が変更された場合においても所望のCRC値とデータフィールドのデータとの間に矛盾が生じて不一致エラーとなることのないように可変フィールド値を定めることが可能であり、第2の実施の形態と同等の時間で高速に処理することが可能である。同様に、第3の実施の形態に生成多項式Pを加えるように変更することも容易である。すなわち、図10のアドレス92が生成多項式P、データフィールドのビット長Lおよび演算値Aにより定まるように変更し、図9のステップ81を、CRC変換テーブルから生成多項式P、データフィールドのビット長Lおよび演算値Aに対応する可変フィールド値Xの読み出し、に変更すればよい。第3の実施の形態をもとに変更されたCRC符号生成方法は、CRCの生成多項式が変更された場合においても所望のCRC値とデータフィールドのデータとの間に矛盾が生じて不一致エラーとなることのないように可変フィールド値を定めることが可能であり、第3の実施の形態と同等の時間で高速に処理することが可能である。

【0078】

【発明の効果】

以上に説明したとおり、本発明のCRC符号生成方法を適用することにより、所望のCRC値を有する送信フレームの生成を、極めて高速に行うことができるようになり、従来例に比較してその効果は顕著である。

【図面の簡単な説明】

【図1】

送信装置の基本的な構成を示すブロック図である。

【図2】

(a)は可変フィールド値Xが初期値0のときの送信フレームを模式的に示す図であり、(b)は所望のCRC値に対応するデータ値とするのに必要な可変フィールド値が生成された後の送信フレームを模式的に示す図である。

【図3】

本発明の第1の実施の形態のフロー図である。

【図 4】

第 1 の実施の形態に対応する CRC 変換テーブルの可変フィールドが 16 ビットの場合の構成例の図である。

【図 5】

第 1 の実施の形態をフロー図と対応させて説明するための図である。

【図 6】

第 2 の実施の形態のフロー図である。

【図 7】

第 2 の実施の形態に対応する CRC 変換テーブルの可変フィールドが 16 ビットの場合の構成例の図である。

【図 8】

第 2 の実施の形態をフロー図と対応させて説明するための図である。

【図 9】

第 3 の実施の形態のフロー図である。

【図 10】

第 3 の実施の形態に対応する CRC 変換テーブルの可変フィールドが 16 ビットの場合の構成例の図である。

【図 11】

第 3 の実施の形態をフロー図と対応させて説明するための図である。

【図 12】

第 4 の実施の形態のフロー図である。

【図 13】

第 4 の実施の形態に対応する CRC 変換テーブルの可変フィールドが 16 ビットの場合の構成例の図である。

【図 14】

(a) は送信フレームを模式的に示す図であり、(b) は CRC 値を所望の CRC 値に置換した場合の送信フレームを模式的に示す図である。

【図 15】

CRC 値を単純に所望の CRC 値に置換する場合のフロー図である。

【図 1 6】

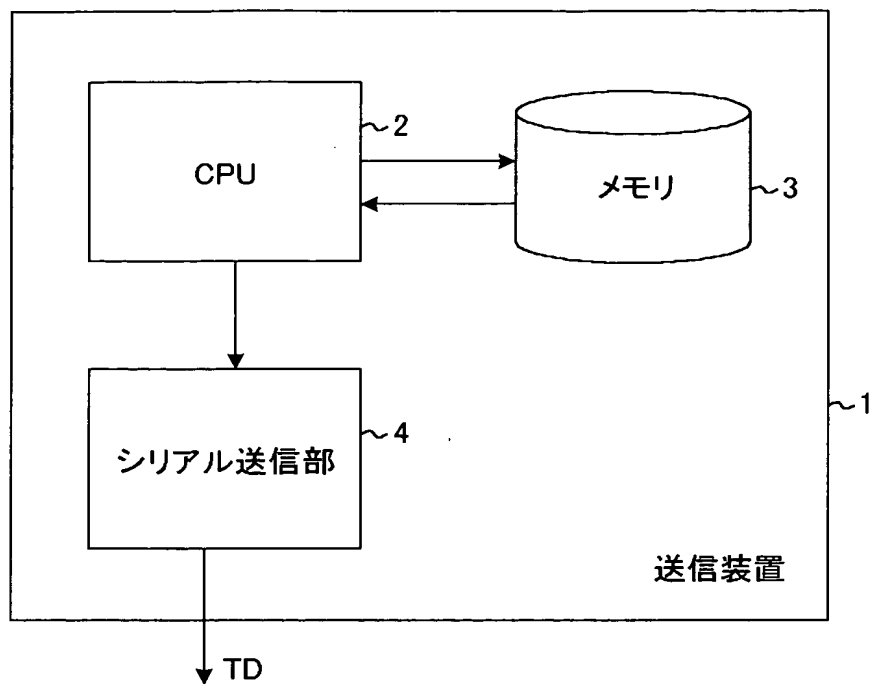
可変フィールドを設けてデータと所望のCRC値との間に不一致が生じないようにした従来例のフロー図である。

【符号の説明】

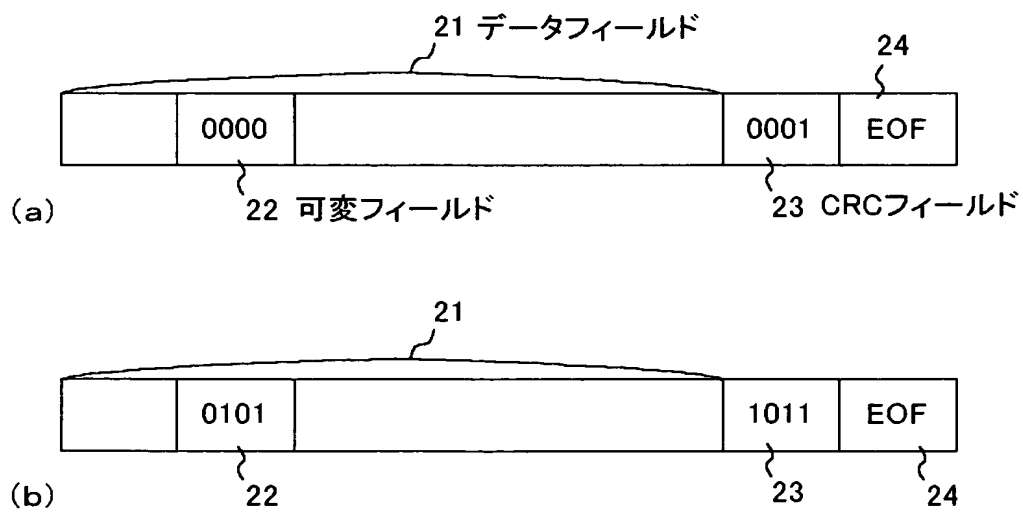
- 1 送信装置
- 2 CPU
- 3 メモリ
- 4 シリアル送信部
- 2 1, 4 2 データフィールド
- 2 2, 4 6 可変フィールド
- 2 3, 4 3 CRCフィールド
- 3 1, 4 7, 6 1, 7 1, 9 1, 1 0 1, 1 3 1 CRC変換テーブル
- 4 1, 4 1 a 送信フレーム

【書類名】 図面

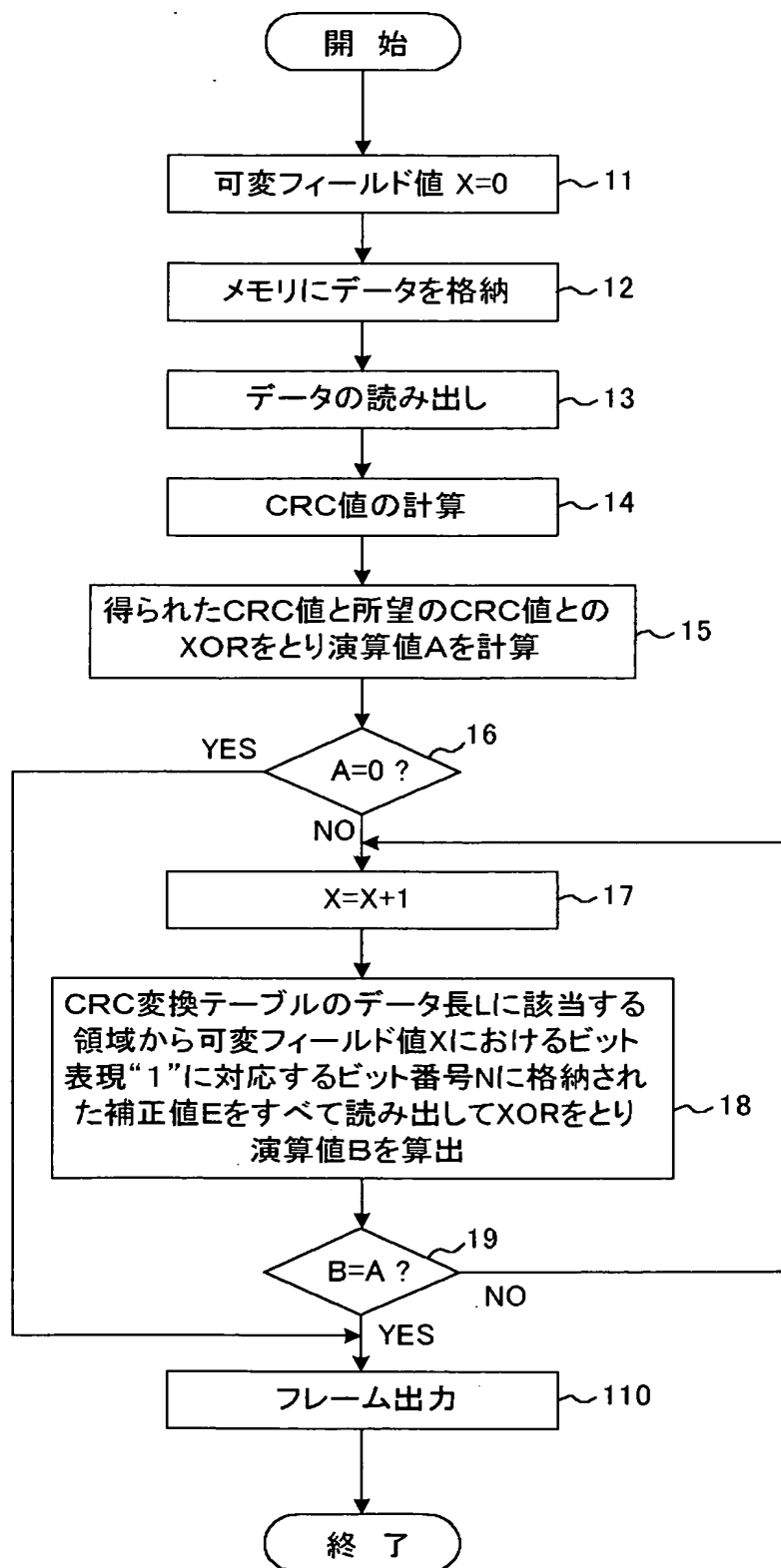
【図 1】



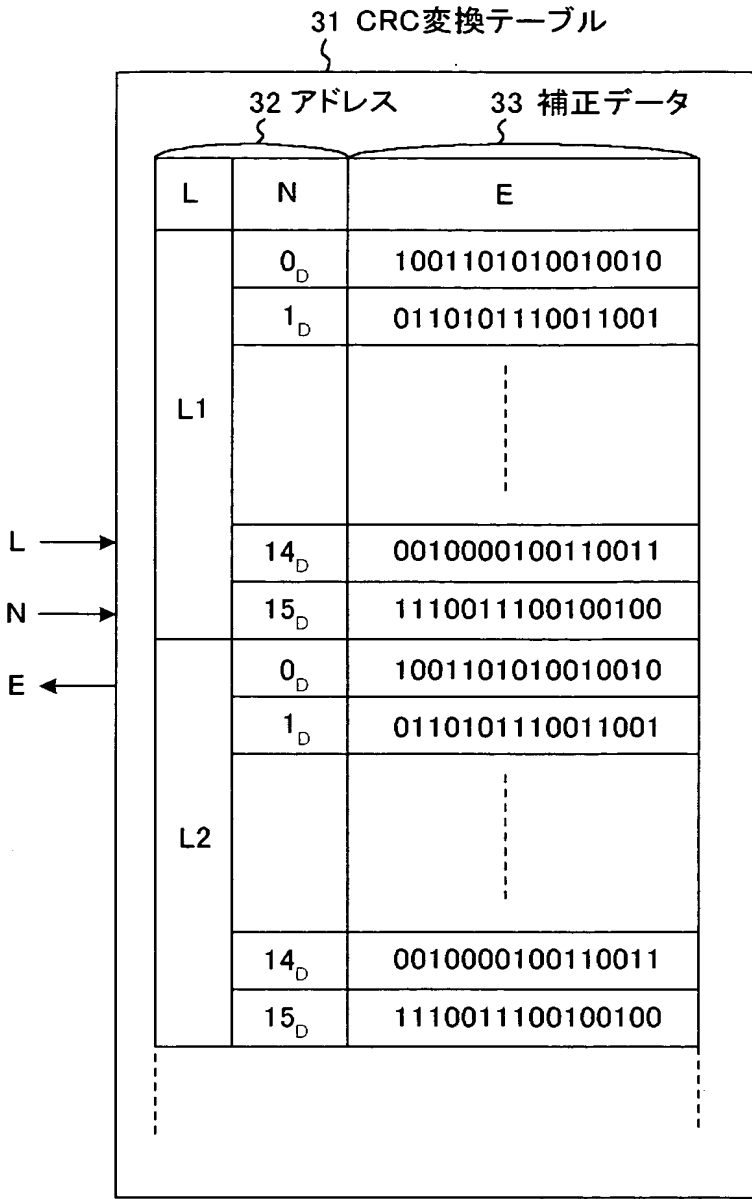
【図 2】



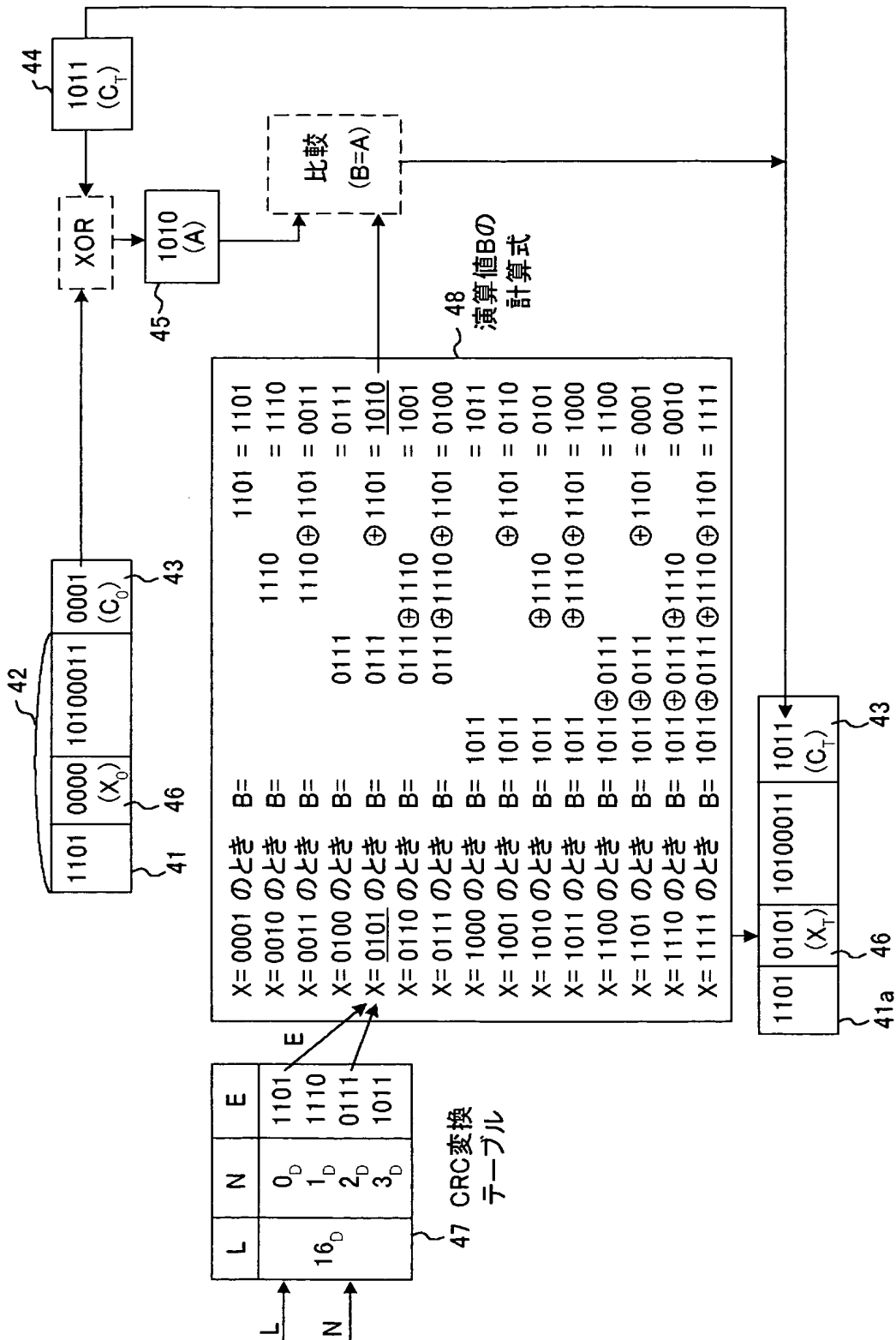
【図 3】



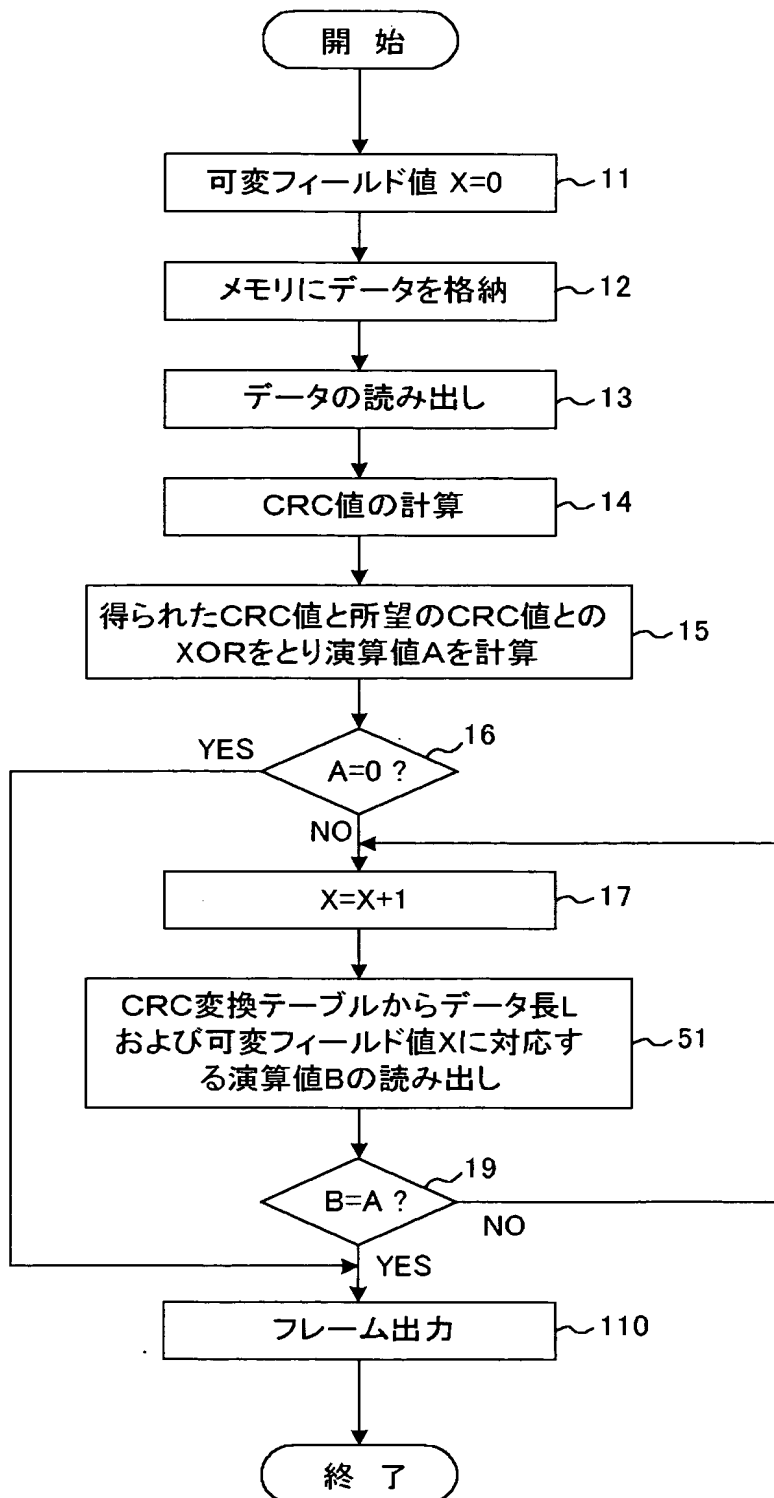
【図 4】



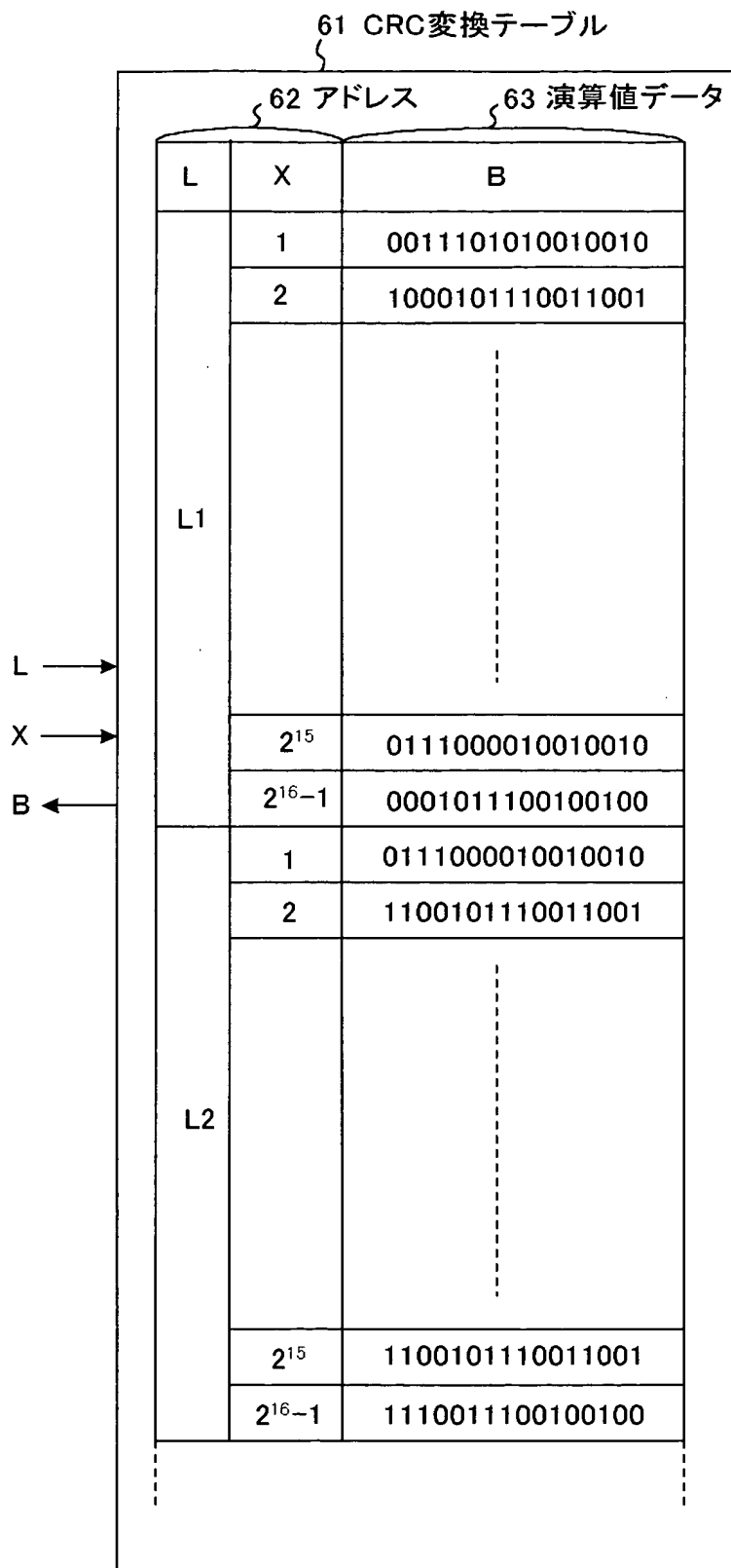
【図 5】



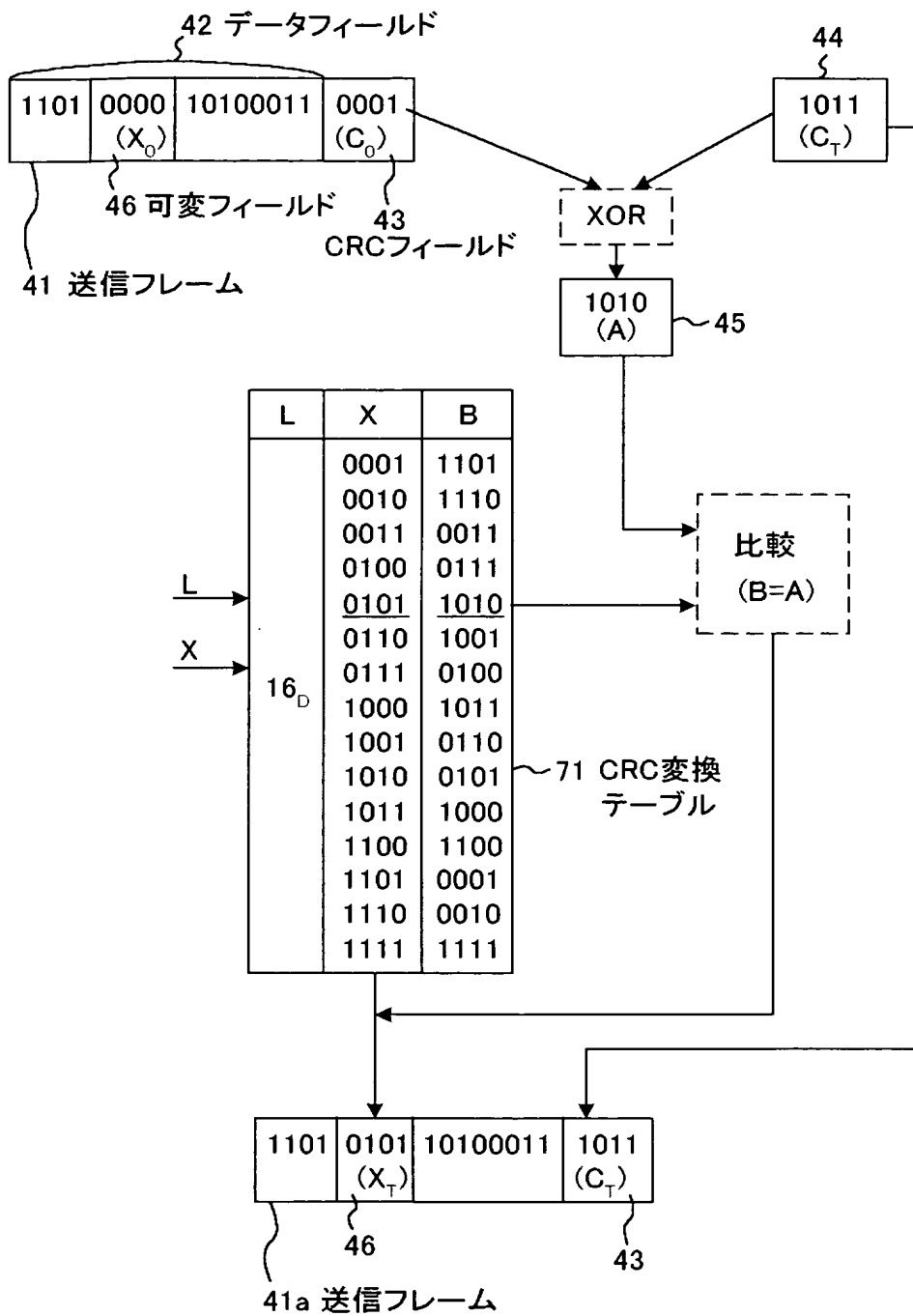
【図 6】



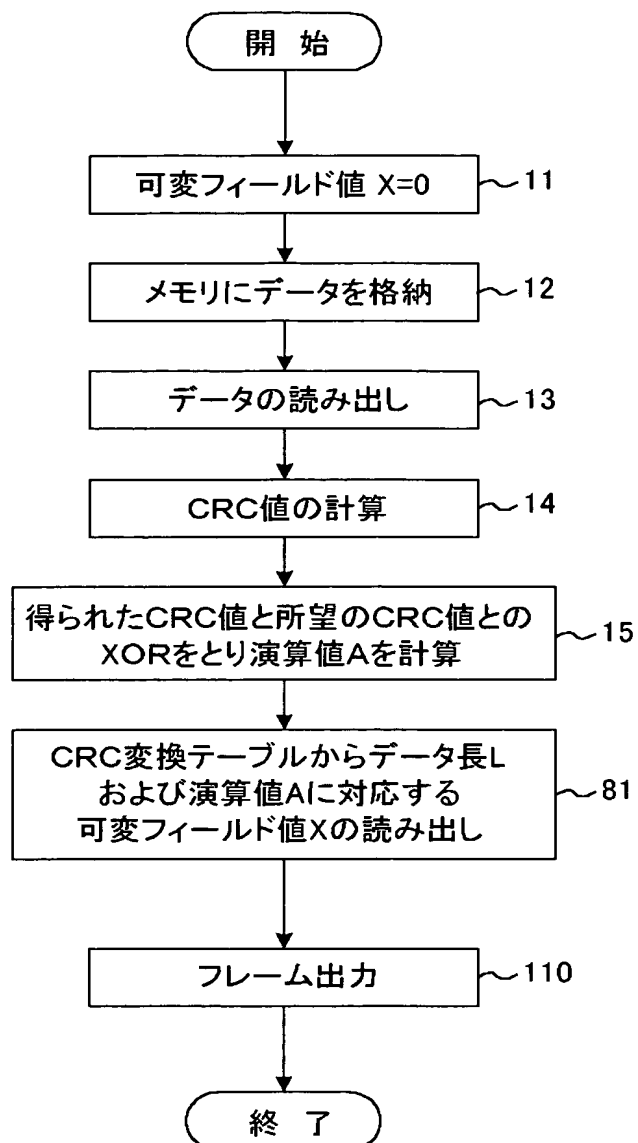
【図 7】



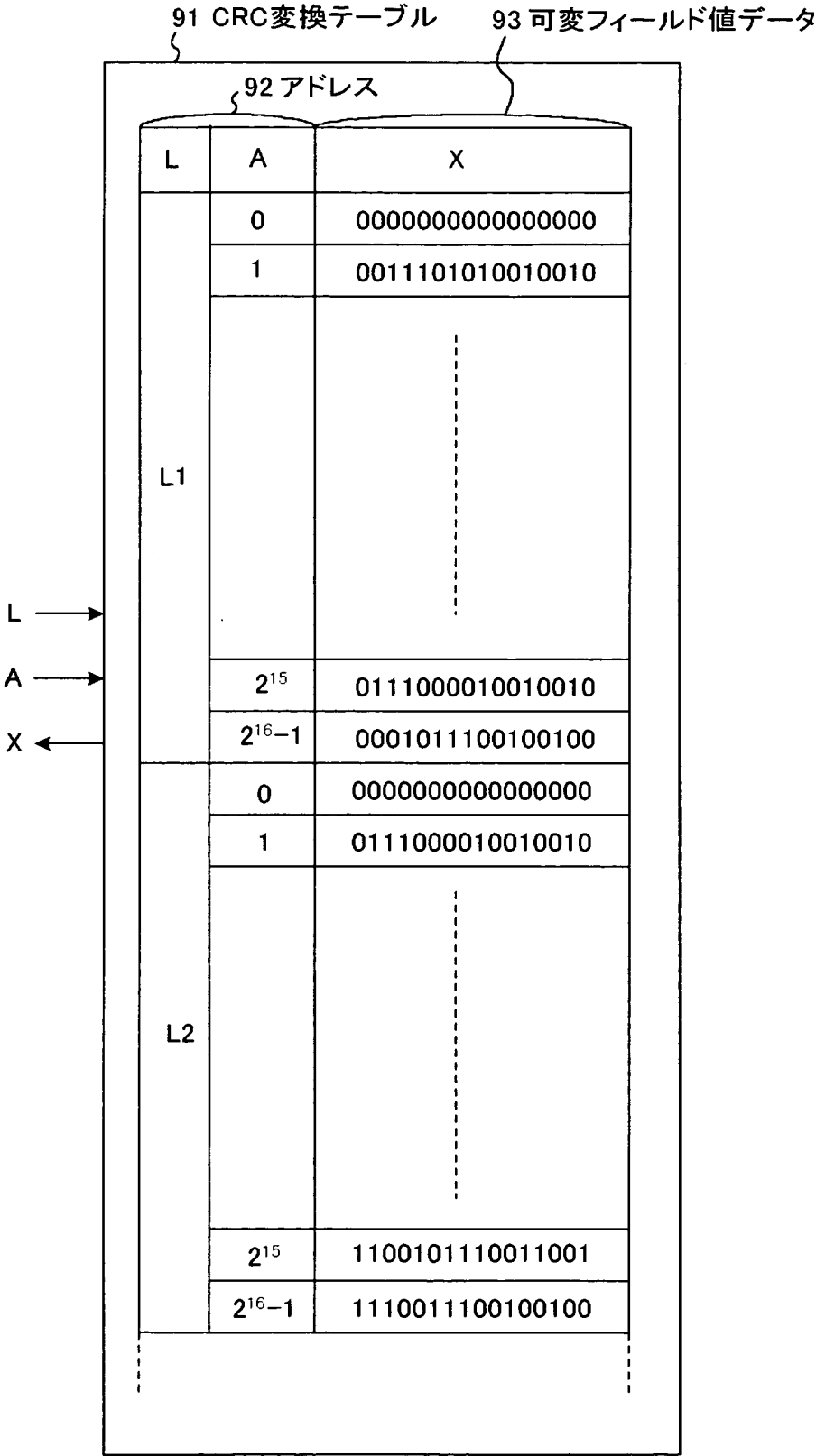
【図 8】



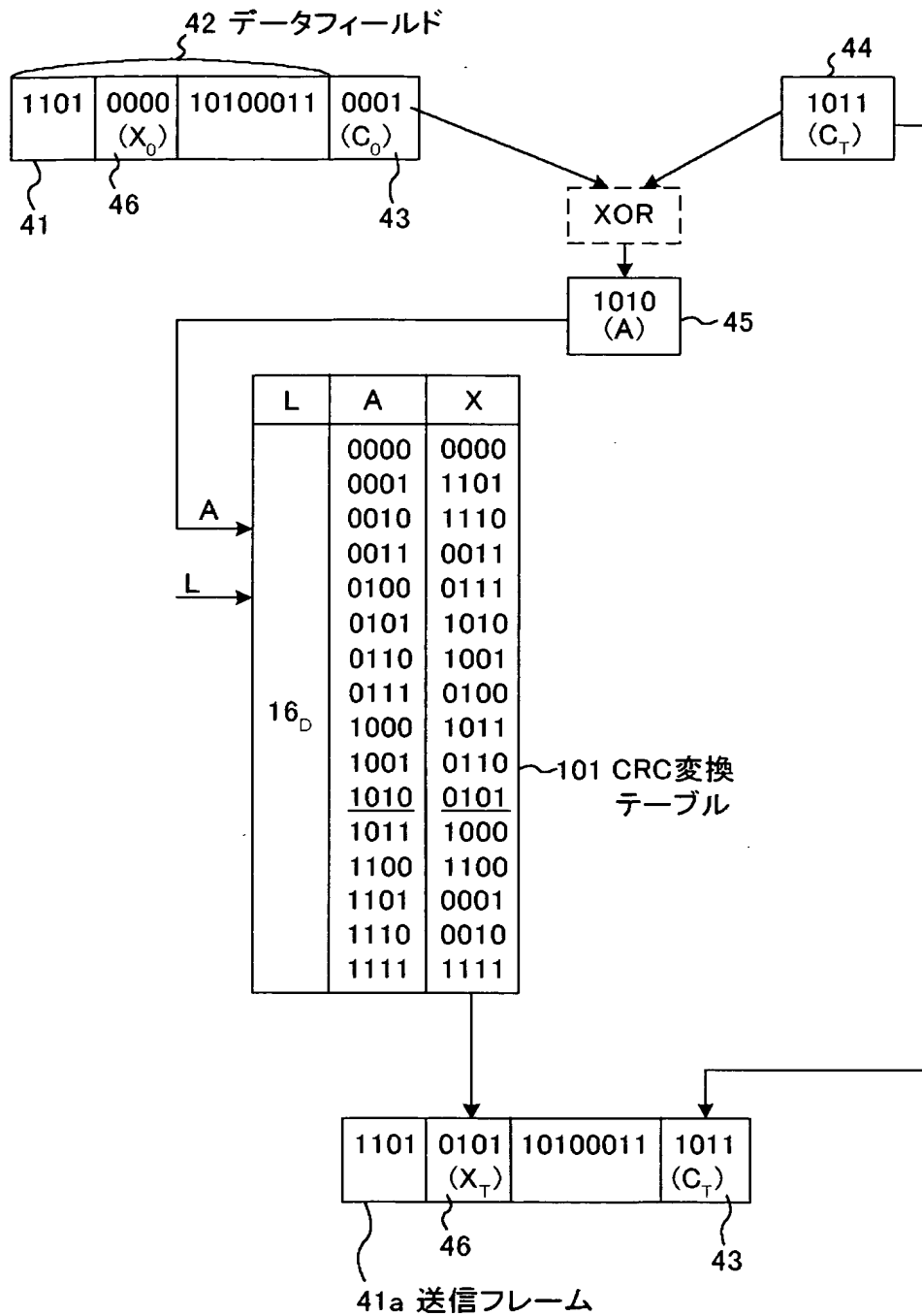
【図 9】



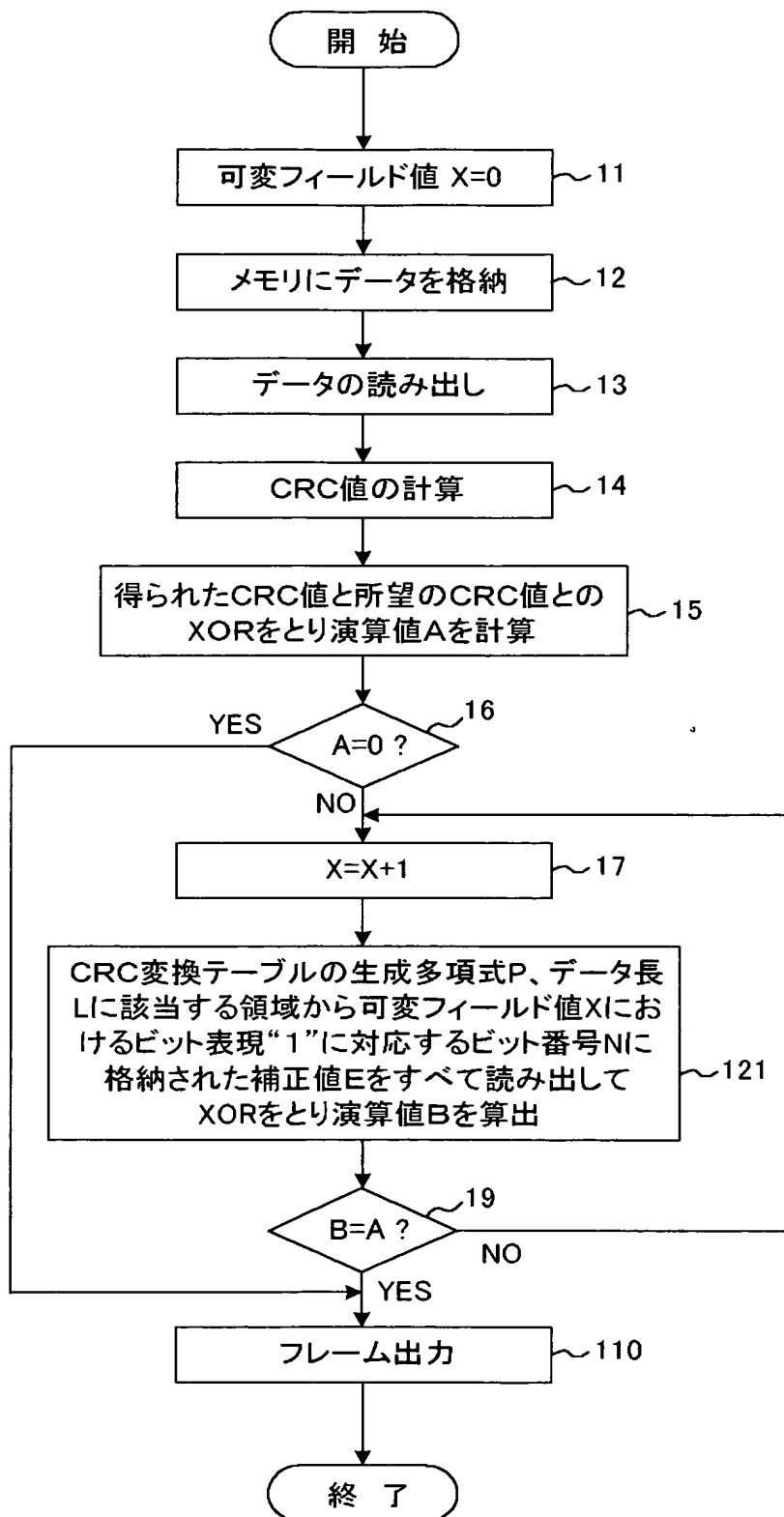
【図 1 0】



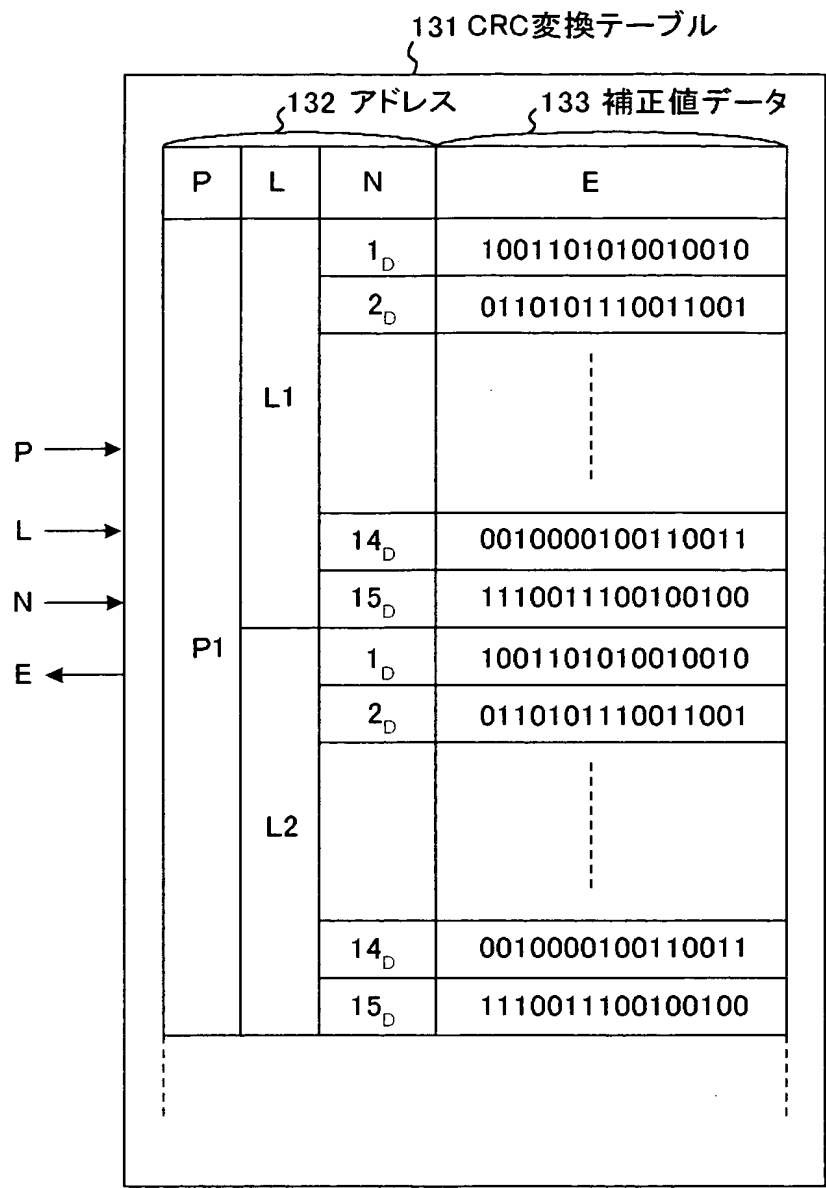
【図 11】



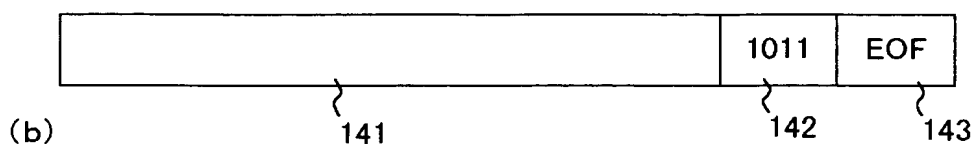
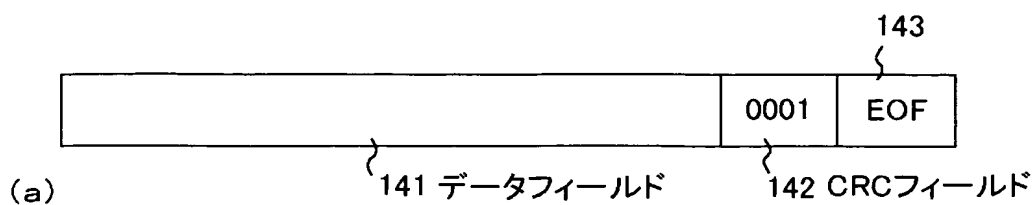
【図 12】



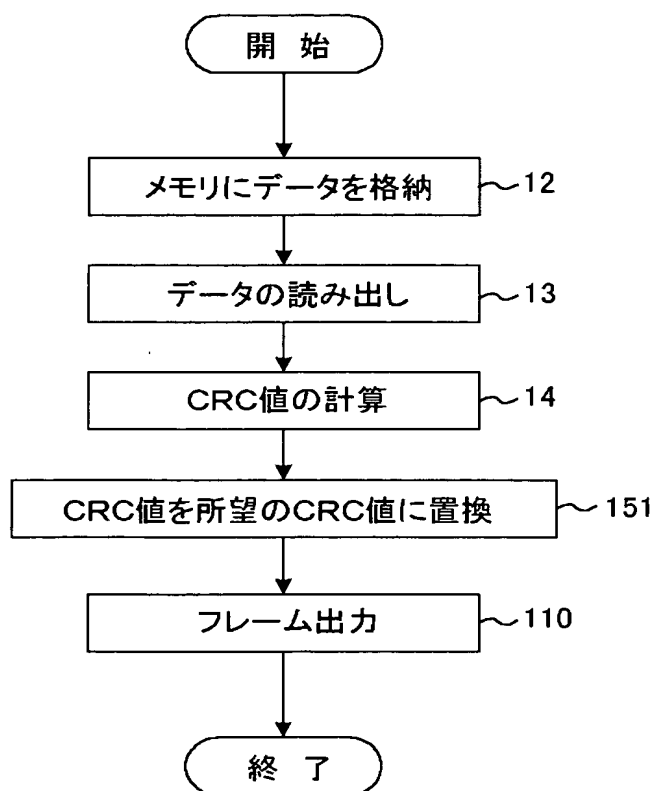
【図 1 3】



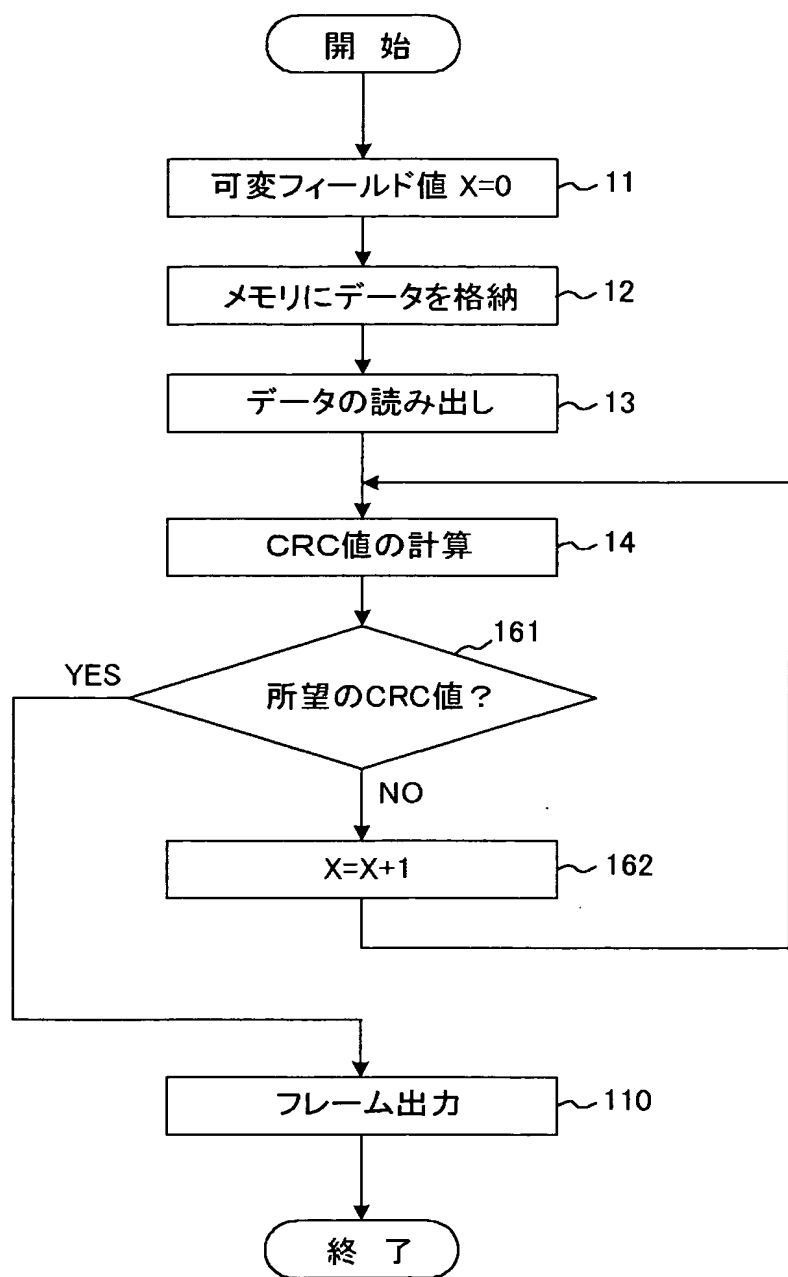
【図 14】



【図 15】



【図 16】



【書類名】 要約書

【要約】

【課題】 CRC フィールド 4 3 の CRC 値を所望の CRC 値 C_T に置換した場合に適合する可変フィールド値 X_T を得る処理を高速化する。

【解決手段】 可変フィールド値 X の反転させるビットを示す補正値を格納した CRC 変換テーブル 4 7 を予め用意しておく。先ず、可変フィールド値 X が 0 のときの CRC 値と所望の CRC 値との排他的論理和をとり演算値 A (4 5) として保存する。次に、可変フィールド値 X を設定し、可変フィールド値 X のビットが“1”になるビット番号 N に対応する補正値 E をすべて読み出す。読み出されたすべての補正値 E の排他的論理和を計算して演算値 B を算出し、演算値 B が演算値 A と一致する可変フィールド値 X ($= X_T$) を求める。

【選択図】 図 5

認定・付加情報

特許出願の番号	特願 2 0 0 3 - 0 1 9 4 1 3
受付番号	5 0 3 0 0 1 3 5 1 9 4
書類名	特許願
担当官	第八担当上席 0 0 9 7
作成日	平成 1 5 年 1 月 2 9 日

< 認定情報・付加情報 >

【提出日】	平成 15 年 1 月 28 日
-------	------------------

次頁無

特願 2 0 0 3 - 0 1 9 4 1 3

出 願 人 履 歴 情 報

識別番号

[0 0 0 2 3 2 0 3 6]

- | | |
|----------|--------------------------------|
| 1. 変更年月日 | 2 0 0 1 年 5 月 2 1 日 |
| [変更理由] | 名称変更 |
| 住 所 | 神奈川県川崎市中原区小杉町 1 丁目 4 0 3 番 5 3 |
| 氏 名 | エヌイーシーマイクロシステム株式会社 |
| | |
| 2. 変更年月日 | 2 0 0 3 年 7 月 3 0 日 |
| [変更理由] | 名称変更 |
| 住 所 | 神奈川県川崎市中原区小杉町 1 丁目 4 0 3 番 5 3 |
| 氏 名 | N E C マイクロシステム株式会社 |